

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-333357

(43)Date of publication of application : 17.12.1993

(51)Int.Cl. G02F 1/1343
G01R 31/00
G01R 31/02
G09G 3/18

(21)Application number : 04-164360 (71)Applicant : IDEMITSU KOSAN CO LTD
(22)Date of filing : 29.05.1992 (72)Inventor : ICHIGE HIRONOBU

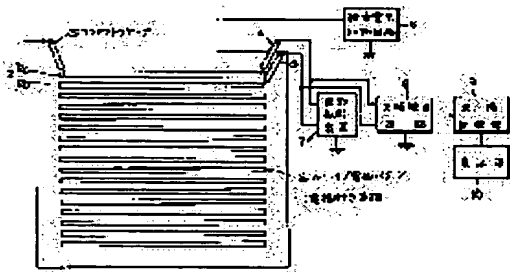
(54) METHOD AND DEVICE FOR INSPECTING STRIPE ELECTRODE PATTERN OF LIQUID CRYSTAL DISPLAY ELEMENT

(57)Abstract:

PURPOSE: To simultaneously detect the disconnection and short-circuiting of stripe electrode pattern on a substrate with simple configuration.

CONSTITUTION: This device is provided with a contact probe 3 for voltage impression in contact with one terminal of stripe electrode pattern 2 as objects to be inspected, first contact probe 4 for voltage detection in contact with the other terminal of the stripe electrode pattern 2, second contact probe 5 for voltage detection in contact with electrode patterns adjacent to the stripe electrode pattern 2, inspecting voltage impression circuit 6 to

impress the voltage to the contact probe for voltage impression, and defect detection



circuit 8 to detect the presence/absence of the disconnection at the stripe electrode pattern 2 based on a detected output from the first contact probe 4 for voltage detection and to detect the presence/absence of the short-circuiting at the stripe electrode pattern 2 based on a detected output from the second contact probe 5 for voltage detection, and the defects of all the stripe electrode pattern 2 on a substrate 1 with electrode are inspected while contacting and scanning the three contact probes 3-5 in the arranging direction of the stripe electrode pattern 2.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-333357

(43)公開日 平成5年(1993)12月17日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
G 0 2 F 1/1343		9018-2K		
G 0 1 R 31/00		7808-2G		
31/02		8117-2G		
G 0 9 G 3/18		7319-5G		

審査請求 未請求 請求項の数2(全 6 頁)

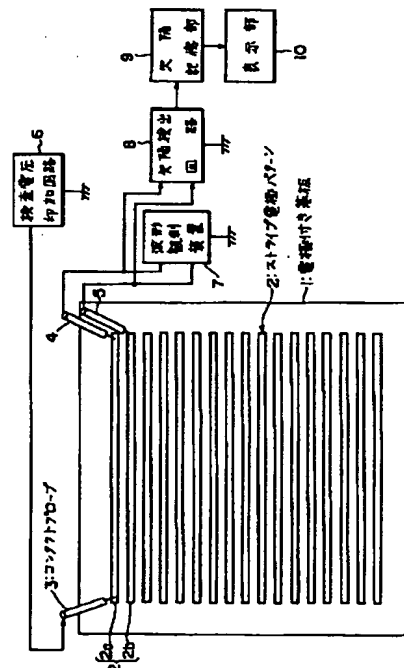
(21)出願番号	特願平4-164360	(71)出願人	000183646 出光興産株式会社 東京都千代田区丸の内3丁目1番1号
(22)出願日	平成4年(1992)5月29日	(72)発明者	市毛 弘宣 千葉県袖ヶ浦市上泉1280番地 出光興産株式会社内
		(74)代理人	弁理士 渡辺 喜平

(54)【発明の名称】 液晶表示素子におけるストライプ電極パターンの検査方法及び検査装置

(57)【要約】

【目的】 簡単な構成で基板上的ストライプ電極パターンの断線とショートと同時に検出できるようにする。

【構成】 被検査対象となるストライプ電極パターン2の一端に接触される電圧印加用のコンタクトブロープ3と、ストライプ電極パターン2の他端に接触される第一の電圧検出用のコンタクトブロープ4と、ストライプ電極パターン2と隣り合う電極パターンに接触される第二の電圧検出用のコンタクトブロープ5と、電圧印加用のコンタクトブロープ3に電圧を印加する検査電圧印加回路6と、ストライプ電極パターン2の断線の有無を第一の電圧検出用のコンタクトブロープ3からの検出出力に基づいて検出するとともに、ストライプ電極パターン2のショートの有無を第二の電圧検出用のコンタクトブロープ5からの検出出力に基づいて検出する欠陥検出回路8とを有し、三本のコンタクトブロープ3、4、5をストライプ電極パターン2の配列方向に接触走査しながら、基板1上の全てのストライプ電極パターン2の欠陥を検査する。



【特許請求の範囲】

【請求項1】 液晶表示素子を構成する電極付き基板に配列形成されている複数本のストライプ電極パターンの断線及びショートの欠陥を検査する検査方法において、被検査対象となるストライプ電極パターンの一端に、電圧印加用のコンタクトプローブを接触させて電圧を印加し、この電圧印加用のコンタクトプローブを接触させた同一ストライプ電極パターンの他端に第一の電圧検出用のコンタクトプローブを接触させて、このストライプ電極パターンの断線の有無を第一の電圧検出用のコンタクトプローブからの検出出力に基づいて検出し、上記被検査対象のストライプ電極パターンと隣り合うストライプ電極パターンに第二の電圧検出用のコンタクトプローブを接触させて、上記被検査対象のストライプ電極パターンのショートの有無を第二の電圧検出用のコンタクトプローブからの検出出力に基づいて検出し、これら三本のコンタクトプローブをストライプ電極パターンの配列方向に接触走査することで基板上のストライプ電極パターンの欠陥を検査することを特徴とした液晶表示素子におけるストライプ電極パターンの検査方法。

【請求項2】 液晶表示素子を構成する電極付き基板に配列形成されている複数本のストライプ電極パターンの断線及びショート欠陥を検査する検査装置において、被検査対象となるストライプ電極パターンの一端に接触される電圧印加用のコンタクトプローブと、この電圧印加用のコンタクトプローブを接触させた同一ストライプ電極パターンの他端に接触される第一の電圧検出用のコンタクトプローブと、上記被検査対象のストライプ電極パターンと隣り合うストライプ電極パターンに接触される第二の電圧検出用のコンタクトプローブと、上記電圧印加用のコンタクトプローブに接続され、このコンタクトプローブに検査用の電圧を印加する検査電圧印加回路と、上記被検査対象のストライプ電極パターンの断線の有無を上記第一の電圧検出用のコンタクトプローブからの検出出力に基づいて検出するとともに、上記被検査対象のストライプ電極パターンのショートの有無を上記第二の電圧検出用のコンタクトプローブからの検出出力に基づいて検出する欠陥検出回路とを具備したことを特徴とする液晶表示素子におけるストライプ電極パターンの検査装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、基板上に形成された液晶駆動用のストライプ電極パターンの欠陥を検査するための液晶表示素子におけるストライプ電極パターンの検査方法とその検査装置に関し、特に、電極パターンの断線とショートの時同時検査を簡単に行なえるようにしたものに關する。

【0002】

【従来の技術】 ドットマトリクス表示形の液晶表示素子は、透明ストライプ電極パターンがそれぞれ形成された基板を、互いに電極パターンが直交するように対峙させて、これら基板間に液晶を封入したものである。基板には、ガラス基板や可撓性を有するプラスチックフィルム基板が用いられる。そして、これら直交する電極パターンが、制御回路から表示制御信号を受ける駆動回路によって駆動されることで、表示面上に文字や図形などをドットにより液晶表示できる。

【0003】 液晶表示素子が大型であり、高細度な表示を行なうものである場合、基板上には、多数のストライプ電極パターンが高ピッチに形成されている。従来、この透明電極付き基板の製造工程で、ストライプ電極パターンの欠陥を検査するには、以下に述べるような2つの方法によって行なわれていた。まず、第一の検査方法は、図7に示すように2本のコンタクトプローブ11、12を用意し、これらプローブ11、12を、基板1上の隣り合うストライプ電極パターン2、2にそれぞれ接触させて、プローブ11、12間に検査電圧印加回路13から電圧を印加したときの導通、非導通を欠陥検出回路14によって検出するものである。2本のプローブ11、12は、電極パターン2に対して直交する方向に走査され、基板1上の全てのストライプ電極パターン2についてショートの有無が検査される。このような検査方法は、例えば特開昭62-66152号の公報に記載されている。

【0004】 また、第二の検査方法は、図8及び図9に示すように、プローブボード15、16に複数本のコンタクトプローブ17、18を基板1上のストライプ電極パターン2と同ピッチとなるように固定し、これらコンタクトプローブ17、18を基板1上の全てのストライプ電極パターン2の両端に一斉に接触させる。このとき一本のストライプ電極パターン2の両端に接触させるコンタクトプローブ17、18間に検査電圧印加回路19から電圧を印加し、このパターン2の断線と隣り合うパターンへのショート欠陥検出回路20で検出する。電圧印加回路19から電極パターン2への電圧の印加をパターン配列方向（基板面に対して上下方向）に走査することで、全ての電極パターン2の欠陥を検査することができる。

【0005】

【発明が解決しようとする課題】 上述した従来の検査方法では、次に述べるような問題点がある。まず、第一の検査方法ではストライプ電極パターン2間のショートだけでは検出できないため、電極パターン2の断線を検出するには、別途二本のコンタクトプローブをストライプ電極パターン2の両端に接触させて電圧を印加し、これらプローブをパターン配列方向に走査しながら、導通、非導通の有無を調べて全ての電極パターン2の断線を検

査する必要がある。

【0006】また、第二の検査方法では、検査装置が複雑であるとともに、検査開始時にポート15、16から延びる複数のコンタクトプローブ17、18を各電極パターン2の両端に接触させるときに、位置決め操作が必要であり、装置に高い精度とアライメント機能が要求される。また、各プローブ17、18を電極パターン2上に位置決めして接触させるために、基板1の基準位置からの各パターンの位置を記憶させる必要がある。

【0007】本発明は、このような従来の技術が有する課題を解決するために提案されたものであり、簡単な構成で基板上的ストライブ電極パターンの断線とショートと同時に検出できるストライブ電極パターンの検査方法及び検査装置を提供することを目的とする。

【0008】

【課題を解決するための手段】この目的を達成するために本発明の液晶表示素子におけるストライブ電極パターンの検査方法は、液晶表示素子を構成する電極付き基板に配列形成されている複数本のストライブ電極パターンの断線及びショート of の欠陥を検査する検査方法において、被検査対象となるストライブ電極パターンの一端に、電圧印加用のコンタクトプローブを接触させて電圧を印加し、この電圧印加用のコンタクトプローブを接触させた同一ストライブ電極パターンの他端に第一の電圧検出用のコンタクトプローブを接触させて、このストライブ電極パターンの断線の有無を第一の電圧検出用のコンタクトプローブで検出し、上記被検査対象のストライブ電極パターンと隣り合うストライブ電極パターンに第二の電圧検出用のコンタクトプローブを接触させて、上記被検査対象のストライブ電極パターンのショート of の有無を第二の電圧検出用のコンタクトプローブによって検出し、これら三本のコンタクトプローブをストライブ電極パターンの配列方向に接触走査することで基板上のストライブ電極パターンの欠陥を検査する方法としてある。

【0009】また、本発明による液晶表示素子におけるストライブ電極パターンの検査装置は、被検査対象となるストライブ電極パターンの一端に接触される電圧印加用のコンタクトプローブと、この電圧印加用のコンタクトプローブを接触させた同一ストライブ電極パターンの他端に接触される第一の電圧検出用のコンタクトプローブと、上記被検査対象のストライブ電極パターンに隣り合うストライブ電極パターンに接触される第二の電圧検出用のコンタクトプローブと、上記電圧印加用のコンタクトプローブに接続され、このコンタクトプローブに検査用の電圧を印加する検査電圧印加回路と、上記被検査対象のストライブ電極パターンの断線の有無を上記第一の電圧検出用のコンタクトプローブからの検出力に基づいて検出するとともに、上記被検査対象のストライブ電極パターンのショート of の有無を上記第二の電圧検出用

のコンタクトプローブからの検出力に基づいて検出する欠陥検出回路と具備した構成としてある。

【0010】

【作用】上述した構成によれば、被検査対象となるストライブ電極パターンが断線していれば、第一の電圧検出用のコンタクトプローブに電圧が現れないので、この電極パターンの断線異常を検出でき、このストライブ電極パターンが隣り合う電極パターンにショートしていれば、第二の電圧検出用のコンタクトプローブに電圧が現れないので、ストライブ電極パターンのショート異常を検出できる。このようにして断線とショートを同時に検出しながら、三本のコンタクトプローブをストライブ電極パターンの配列方向に接触走査していくことで、基板上の全てのストライブ電極パターンの欠陥を検査する。

【0011】

【実施例】以下、本発明におけるストライブ電極パターンの検査方法及び検査装置の具体的な実施例を、図面に基づいて詳細に説明する。本実施例の検査方法では、ドットマトリクス表示形の液晶表示素子に用いられる電極付き基板1上のストライブ電極パターン2の欠陥を検査するにあたって、図1に示すように三本のコンタクトプローブ3、4、5を用い、電極パターン2の断線とショートを同時に検出できるようにしている。これら三本のプローブ3、4、5のうち、電圧印加用のプローブ3は、ストライブ電極パターン2aの一端に接触させ、第一の電圧検出用のプローブ4はこの電極パターン2aの他端に接触させ、残る第二の電圧検出用のプローブ5はこのパターン2aに隣り合う電極パターン2bに接触させる。そして、電圧印加用のプローブ3に電圧を加え、このときに二本の電圧検出用のプローブ4、5に現れる波形を同時に観測することで、コンタクトプローブ4によってパターン2aの断線を検出し、コンタクトプローブ5によってパターン2a、2b間のショートを検出する。これら三本のプローブ3、4、5をストライブ電極パターン2の配列方向すなわちパターン2と直交する方向に接触走査しながら上記検査を繰り返して、断線とショートを検出し、基板1上の全ての電極パターン2の欠陥を検査する。

【0012】次に、この検査方法を実施する電極パターンの検査装置の構成を説明する。この実施例で用いられている検査対象となる基板1上には、例えば、パターン幅1.8mmの複数本のストライブ電極パターン2が、2mmの等間隔ピッチで形成されている。電圧印加用のコンタクトプローブ3は、ストライブ電極パターン2aの一端に接触され、電圧検出用のプローブ4は同電極パターン2a上の他端に接触されるとともに、プローブ5は1ピッチ分間隔を開けた隣の電極パターン2b上に接触される。電圧印加用のプローブ3は、検査電圧印加回路6に接続され、この電圧印加回路6から、例えば5Vの直流電圧がプローブ3と波形観測装置7及び欠陥検出

回路8のグランド間に印加される。また、電圧検出用のプローブ4、5は、ストレージスコープなどからなる波形観測装置7と欠陥検出回路8に接続される。この波形観測装置7では、プローブ4、5から得られる検出波形を観測することができる。また、欠陥検出回路8では、異常波形が入力されたときに、異常電極パターンの位置と欠陥の種別を検出でき、欠陥記憶部9に欠陥の情報が記憶される。また、検査内容を表示部10に表示できる。

【0013】このように構成される電極パターンの検査装置では、コンタクトプローブ3に電圧を印加しながら、三本のプローブ3、4、5を電極パターン2の配列方向に走査していくと、ストライプ電極パターン2が正常な場合は、コンタクトプローブ4からは図2(a)に示すように走査方向のパターン毎に正常な電圧波形(正常電圧パルス)P1が検出される。一方、コンタクトプローブ5には図2(b)に示すように電圧は現れない。波形間の無電圧期間tは、プローブ3、4、5を走査する際に、電極パターン2からプローブ3が一瞬離れることで生じたものである。

【0014】また、図5に示すように電極パターン2中のパターン2cに断線箇所K1がある場合、プローブ4からは図3(a)に示すようにこの電極パターン2cに対応した波形位置に正常パルスP1の欠落が観測されるので、この異常波形P2からパターン2cの断線異常を検出できる。なお、この場合、プローブ5には図3

(b)に示すように正常時の場合と同様電圧は現れない。欠陥検出回路8では、異常波形P2の位置から欠陥のあるストライプ電極パターン2cの位置が割り出される。検出された電極パターン2cの断線異常の情報は、欠陥記憶部9に記憶される。

【0015】また、図6に示すように電極パターン2中のパターン2dにショート箇所K2がある場合、図4

(b)に示すようにこの電極パターン2dに対応した波形位置に正常時には現われてはならない異常パルスP3が観測されるので、パターン2dのショートを検出できる。なお、プローブ3の電圧波形は、図4(a)に示すように正常時の場合と同じ波形が現れる。欠陥検出回路9で、電極パターン2dのショート異常が検出され、このパターン2dの位置が割り出されると、検出された電極パターン2dのショート異常の情報が、欠陥記憶部10に記憶される。

【0016】このようにして、基板1上の全ての電極パターン2の欠陥を検査することで、最終的な検査結果を表示部10の表示内容から確認することができる。

【0017】なお、本発明は上述した実施例に限定されず、要旨の範囲内で種々の変更実施が可能である。

【0018】

【発明の効果】以上説明したように本発明によれば、三本のプローブを用いてストライプ電極パターンの断線とショートと同時に検出できるため、従来に比べて効率よく基板上の電極パターンの欠陥を検出することができる。また、コンタクトポートから延びる複数本のプローブを基板上の全ての電極パターンに同時に接触させて検査を行なう検査装置とは異なり、装置の構成が簡単であるとともに、プローブを電極パターンに接触させる際の位置合せ精度がそれ程要求されないという効果がある。

【図面の簡単な説明】

【図1】本発明によるストライプ電極パターンの検査装置の一実施例を示すブロック図である。

【図2】ストライプ電極パターンが正常時の場合のプローブの検出波形を示す波形図である。

【図3】ストライプ電極パターンに断線がある場合のプローブの検出波形を示す波形図である。

【図4】ストライプ電極パターンにショートがある場合のプローブの検出波形を示す波形図である。

【図5】ストライプ電極パターンの断線箇所を示す図である。

【図6】ストライプ電極パターンのショート箇所を示す図である。

【図7】従来の検査装置を示すブロック図である。

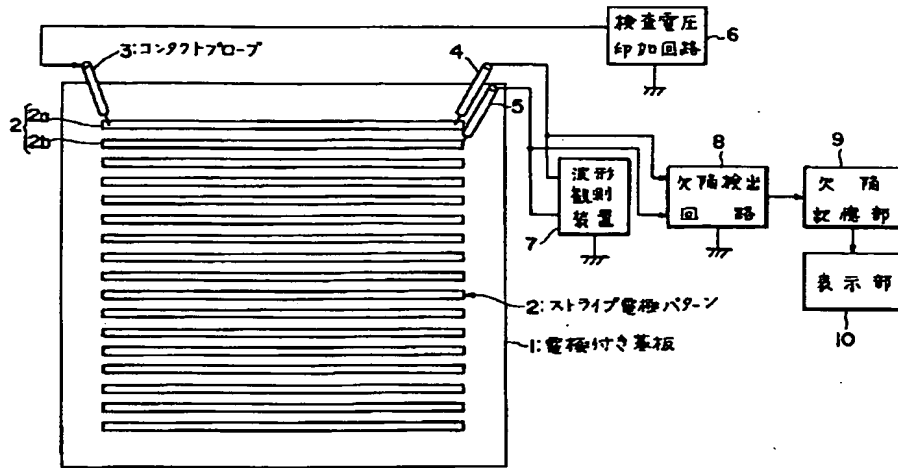
【図8】従来の他の検査装置を示すブロック図である。

【図9】図8の検査装置を正面方向から見た説明図である。

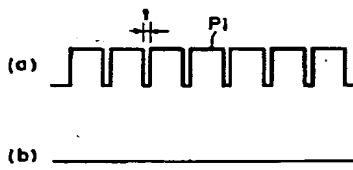
【符号の説明】

- 1 電極付き基板
- 2 ストライプ電極パターン
- 3 電圧印加用のコンタクトプローブ
- 4、5 電圧検出用のコンタクトプローブ
- 6 検査電圧印加回路
- 7 波形観測装置
- 8 欠陥検出回路
- 9 欠陥記憶部
- 10 表示部
- P1 正常パルス
- P2 異常波形
- P3 異常パルス
- K1 断線箇所
- K2 ショート箇所
- t 無電圧期間

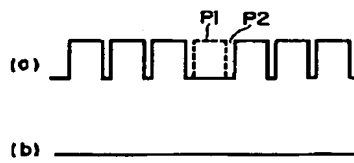
【図1】



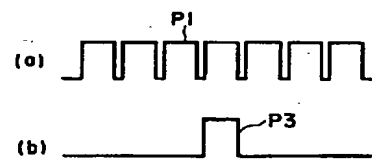
【図2】



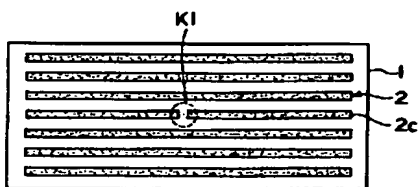
【図3】



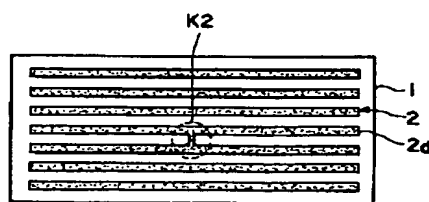
【図4】



【図5】



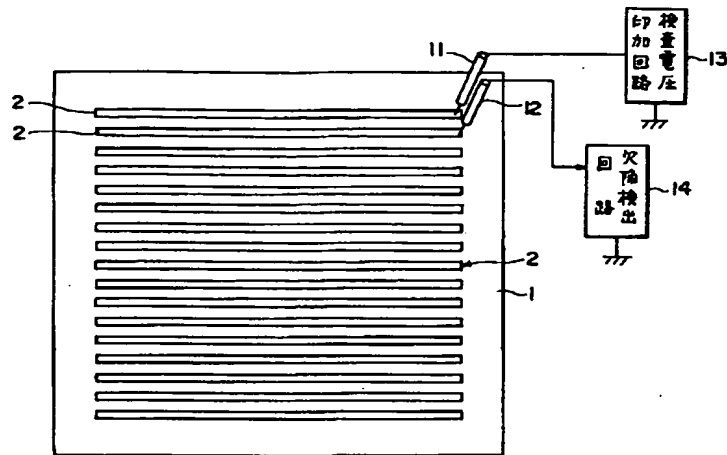
【図6】



【図9】



【図7】



【図8】

